

Method for performing a plausibility test concerning successively occurring time information in traffic-light systems.

Patent Number: ✕ EP0021062, A3
Publication date: 1981-01-07
Inventor(s): SCHNIPPERT HORST ING-GRAD; BRUNNER HEINRICH DIPL-ING; KERY BALINT DIPL-ING
Applicant(s):: SIEMENS AG (DE)
Requested Patent: ✕ JP56002100
Application
Number: EP19800102905 19800523
Priority Number(s): DE19792923121 19790607
IPC Classification: G04G7/02 ; G08G1/07
EC Classification: G04G7/02B, G04G9/00B2, G08G1/07
Equivalents: ✕ DE2923121, ✕ ES8102387, JP60049359B

Abstract

1. A method of checking consecutively received items of time information which are transmitted from a central station, in particular a radio transmitter, and which are used in traffic signalling installations in separate locations for the prompt control of these installations in accordance with individual traffic signal programmes, in which a first and a second store (M1, M2) are used, where the first store (M1) serves to receive the item of time information which was in each case the last to have been received, and the item of time information which is transferred from the first store (M1) to the second store (M2) is modified in the second store (M2) in each case by the amount of the time interval between two consecutively received items of information, and in which the contents of the first and second stores (M1, M2) are compared with one another periodically in the timing of the consecutive items of time information, characterized in that, using a third store (M3) in the case of a comparison which results in identity between the contents of the first and second stores (M1, M2), the content of the first store (M1) is transferred to the third store (M3) and only in the event of a comparison which results in non-identity is the content of the first store (M1) transferred to the second store (M2), and that the content of the third store (M3) is used to control the programme sequence of the traffic signalling installation.

Data supplied from the esp@cenet database - I2

⑩ 日本国特許庁 (JP)

⑪ 特許出願公開

⑫ 公開特許公報 (A)

昭56—2100

⑬ Int. Cl.³
G 08 G 1/097
H 04 Q 9/02

識別記号

庁内整理番号
6615—5H
7429—5K

⑭ 公開 昭和56年(1981)1月10日

発明の数 2
審査請求 有

(全 6 頁)

⑮ 交通信号設備における時間情報の試験方法及び回路装置

⑯ 特 願 昭55—76553

⑰ 出 願 昭55(1980)6月6日

優先権主張 ⑱ 1979年6月7日 ⑲ 西ドイツ
(DE) ⑳ P 2923121.8

㉑ 発 明 者 ホルスト・シュニツペルト
ドイツ連邦共和国ミュンヘン21
フアルピヒラーシュトラッセ44

㉒ 発 明 者 ハインリッヒ・ブルンナー

ドイツ連邦共和国ロタツハエー
ゲルン・カルコーエン6

㉓ 発 明 者 パリント・ケリー
ドイツ連邦共和国ホフオルディ
ング・ヘーエンキルヒナーシュ
トラッセ13

㉔ 出 願 人 シーメンス・アクチエンゲゼル
シャフト
ドイツ連邦共和国ベルリン及ミ
ュンヘン(番地なし)

㉕ 代 理 人 弁理士 富村潔

明 細 書

1. 発明の名称 交通信号設備における時間情
報の試験方法及び回路装置

2. 特許請求の範囲

1) センタから送出され、場所的に互に分離さ
れた交通信号設備において個々の交通信号プ
ログラムの時間的に正しい展開の制御のため
に受信される、順次に現われる時間情報に関
する確からしさを試験を行うための方法におい
て、それぞれの交通信号設備により受信され、
且つ記憶された時間情報を、他の各時間情報
の受信により、確定された時間値だけ高め、
それぞれ受信された他の時間情報を、その時
間値をそれぞれ高められ当該交通信号設備中
に記憶された時間情報と比較し、互に比較さ
れた時間情報間の一致が得られたときのみそ
れぞれ最後に受信された時間情報を、それぞ
れ必要な交通信号プログラムの時間正しい展
開の制御に対し関与させることを特徴とする

(1)

交通信号設備における時間情報の試験方法。

2) それぞれの交通信号設備において既に記憶
された時間情報を高めることを、それぞれ他
の時間情報と共に現われる制御パルスによつ
て行うことを特徴とする特許請求の範囲第1
項記載の方法。

3) それぞれ互に比較された時間情報の間の差
異が求められた際、それぞれ最後に受信され
た時間情報を、先に受信された時間情報の対
応する修正のために関与させることを特徴と
する特許請求の範囲第1項又は第2項記載の
方法。

4) それぞれ互に比較された時間情報の間に差
異が現われる頻度を計数し、比較された時間
情報間の差異の規定の数が得られた際、誤り
報知信号を発生させることを特徴とする特許
請求の範囲第1項乃至第3項のいずれかに記
載の方法。

5) 時間情報受信装置の出力端に、第1記憶器

(2)

の入力端を接続し、第1記憶器の出力端は第1論理回路を介して第2記憶器の入力端と接続し、第1記憶器及び第2記憶器の出力端は比較器のそれぞれ入力端に接続し、比較器は互に比較された信号の不一致の際規定の出力信号を導く出力端により上記第1論理回路の制御入力と接続し、比較器は互に比較される信号の一致の際規定の出力信号を導く出力端をもって第2論理回路の一方の制御入力端と接続し、第2論理回路の入力端は第1記憶器の出力端に、かつ出力端は第3記憶器の入力端と接続したことを特徴とする交通信号設備における時間情報の試験回路装置。

- 6) 第1記憶器は制御入力端により時間情報受信器の別の出力端と接続し、その出力端に確定された時間ラスタにおいてそれぞれパルスが現われ、このパルスが時間情報受信器の少くとも他方の出力端に存在する時間情報を、第1記憶器に転送させることを特徴とする特

(3)

からして試験を行うための方法及び装置に係る。

中央制御の時計において、時間情報中の擾乱の識別及び消去に関連して、センタ例えば送信器から送出される時間情報がコード化された形で当該時計に送出されることは既に公知である(ドイツ連邦共和国特許出願公告第2701609号明細書)。この時間情報は、分、時、暦日、曜日、暦月、年及び他の情報を含んでいる。所定の時間間隔で並列に或は直列に、時計が中央制御される場合に到来する時間情報は、誤りの存在を検査される。誤りが生じた際回路手段が働く。誤り試験は上記公知の方法においては、少くとも完全な且つ誤りの無い時間情報の受信まではサイクリックに繰り返される。試験サイクル内に誤りを識別した際、この誤りの出現までに既に完全な時間情報の正当に評価された部分が記憶され、或は指示される。これに反しその際この時間情報のまだ評価されない部分は放棄される。次の完全な時間情報の受信の際、この時間情報の、先行の試験サイクル

(5)

特開56-2100(2)

許請求の範囲第5項記載の回路装置。

- 7) 第2記憶器における記憶内容を高めるための当該パルスは、規定の値だけ使用されることを特徴とする特許請求の範囲第6項記載の回路装置。
- 8) 上記パルスは比較器の解放制御に使用されることを特徴とする特許請求の範囲第6項又は第7項記載の回路装置。
- 9) 不一致の際比較器の規定の出力信号を送出する出力端に、計数器の入力端を接続し、計数器は規定の計数位置に達した後、別の出力端から誤り報知信号を送出することを特徴とする特許請求の範囲第5項乃至第8項のいずれかに記載の回路装置。

3. 発明の詳細な説明

本発明はセンタ特に無線送信器から送出され、場所的に互に離れた交通信号設備において個々の交通信号プログラムの時間的に正しい展開の制御のために受信される順次に現われる時間情報の確

(4)

の間に既に正当として評価された部分は共に利用される。

上記考慮された公知の方法において、擾乱パルスによりそれぞれの時間情報の偽造が容易に識別できない事実は欠点である。このことは公知の方法においてはそれぞれの時間情報の確からしさ試験が行われないことを意味する。

無線時計に対する誤り修正は既に提案され(ドイツ連邦共和国特許出願公告第1673796号明細書)、その際それぞれ新しく求められた時間情報を、少くとも1つの他の先に伝送された時間情報、及び(又は)付加の装置により求められた時間情報と比較し、それぞれの実際値の予定された目標値との差異の決定の際、擾乱及び誤り識別を開始するのである。

本発明の目的は、冒頭に述べた形式の方法において、比較的簡単な仕方により、連続して現われる時間情報の確からしさ試験を行うことができる方法を得ることにある。

(6)

この目的は本発明によれば、それぞれの交通信号設備により受信され、且つ記憶された時間情報を、それぞれ他の時間情報の受信により、確定された時間値だけ高め、それぞれ受信された他の時間情報を、その時間値をそれぞれ高められ当該交通信号設備中に記憶された時間情報と比較し、互に比較された時間情報の一致が得られたときのみ、それぞれ最後に受けた時間情報を、それぞれ必要な交通信号プログラムの時間正しい展開の制御のために関与させることによつて達成される。

本発明は、センタから場所的に互に離れた交通信号設備に送出される連続的に現われる時間情報の確からしさを試験が、比較的簡単な方法で可能であり、交通信号設備中で個々の交通信号プログラムの時間的に正しい展開を制御することができる利点を与える。

それぞれの交通信号設備中に既に記憶された時間情報の時間値を高めることは、それぞれの他の時間情報と共に現われる制御パルスによつて行う

(7)

本発明の方法の遂行のため、下記の特徴を持つ回路装置を使用すると合目的である。即ち時間情報受信装置の出力に第1記憶器の入力側を接続し、第1記憶器は出力側を第1論理回路を介して第2記憶器の入力側と接続し、第1及び第2の記憶器の出力側をそれぞれ比較器の入力側に接続し、比較器は互に比較された信号の不等の際規定の出力信号を導く出力をもつて、上記第1論理回路の制御入力と接続され、比較器は互に比較された信号の同一の際規定の出力信号を導く出力を、第2論理回路の制御入力と接続し、第2論理回路の入力側は上記第1記憶器の出力と、しかして出力側は第3記憶器の入力側と接続するのである。これにより、センタから送られた連続して現われる時間情報の確からしさを試験を行うのに、回路技術的費用が比較的僅少である利点を得られる。

上記の回路において第1記憶器が解放入力をもつて時間情報受信装置の特別の出力と接続され、その出力から確定された時間ラスタにおいてそれ

(9)

特開昭56-2100(3)

と有利である。これによりそれぞれ道路交通信号設備中に既に記憶された時間情報の時間値の変更が、特に容易である利点を得られる。

それぞれ互に比較された時間情報の間の差異の報知の際、それぞれ最後に受信された時間情報を、先に受信した時間情報の対応する修正に関係させると有利である。これによりそれぞれの交通信号設備において最後に受信した時間情報により処理することができることを簡単な方法で確実にし、その際時間情報の記憶および変更に関し誤りの出現が個々の道路交通設備において、それぞれ他の情報の伝送途中におけるよりも以前に行われるという考えに基づく。

互に比較された時間情報の間の差異の出現の頻度を計数し、その差異の所定の数が求められた際、誤り報知信号を発すると有利である。この手段は、それぞれ時間情報の記憶及び変更の途中に現われる比較的迅速な連続誤りを求めることのできる利点を持つ。

(8)

ぞれ1個のパルスが現われ、これが時間情報受信装置の少くとも1個の他の出力に存在する時間情報を、第1記憶器に転送するように作用すると有利である。これによりそれぞれの道路交通信号設備において実際の時間情報を受信し固定できるようにするため、特別に僅少の回路技術的費用で間に合う利点を得られる。

その際上記のパルスを、第2記憶器中の記憶内容をそれぞれ規定の値だけ高めるのに利用すると更に有利である。この場合特別の付加回路なしに、第2記憶器の記憶内容を所望の方法で高めることができる。

上記のパルスを更に比較器の解放の制御に利用すると有利である。このことは特別に僅少な回路技術的費用により、比較器を一定の時点に比較過程の遂行に有効に制御可能である利点を伴う。

不等の際に規定の出力信号を送出する比較器の出力に、計数器を入力側と接続すると有利である。この計数器は規定の計数位置に達した後、別の出

00

力から誤り報知信号を送出する。これにより、本発明による回路の誤った作動を求めるのに、比較的僅少な回路技術的費用で間に合う利点が与えられる。

次に図示実施例につき本発明を説明する。

図示の回路装置は、受信器 Rec 及びその後接続されたデコーダ Dec から成る時間情報受信装置を含んでいる。受信器 Rec は無線受信器であり得、これは入力側が例えばフェライトアンテナであり得るアンテナ Ant 1 と接続される。受信器 Rec は例えば時間マーク及び規準周波数送信器 DCF 77 から送信される時間情報を受信するように設計することができる。この時間情報は直列に現われ、これは秒、分、時、曜日、日、月及び年の情報を含む。なお、本発明は丁度考察している形式の時間情報の直列受信に限定されるものではない。本発明は他の形式及び仕方で見られる時間情報を次になお考察するような仕方でも処理することもできる。従つて受信器 Rec はそれに

01

Lm は、第 1 記憶器 M1 の解放入力端 en1 に接続される。記憶器入力端 ex1 に導入された時間情報を記憶できる容量を持つ記憶器 M1 は、記憶器入力端 ex1 にそれぞれ印加される時間情報の記憶に対し、その解放入力端 en1 に対応するパルスが解放パルスとして導入されたときに解放される。記憶器 M1 の a:1 で示す出力端側に 2 個の論理回路 Vs1, Vs2 がその入力側をもつて、比較器 Com が入力側 ev1 をもつて接続される。論理回路 Vs1, Vs2 及び比較器 Com は、その前記入力側をもつて多数の接続線により、記憶器 M1 の出力側 a:1 と接続される。このことは当該接続線と交叉する斜線によつて表わされる。論理回路 Vs1, Vs2 に関し、これらは多数の論理素子を含み、これら論理素子は図示のように例えばアンド素子によつて形成することができる。

論理回路 Vs1 は出力側が対応する数の接続線を経て、第 2 記憶器 M2 の入力側 ex2 と接続される。記憶器 M1 に対応する記憶容量を持つ記憶

03

特開昭56-2100(4)

並列に入力側に導入された時間情報を受信することもできる。

受信器 Rec によりそれぞれ受信された時間情報を続いで処理に適当な形に変換するデコーダ Dec は、2 個の出力端 a1, a2 を持っている。その際出力端 a1 は多数の個別出力端を持ち、これらに対応する数の多心の導線 Lm を経て、第 1 記憶器 M1 の記憶器入力 ex1 の対応する数の個別入力端と接続されている。デコーダ Dec の出力端 a1 に、固有の時間情報即ち受信器 Rec によりそれぞれ受信された時間情報に含まれる完全な時間指示が現われる。デコーダ Dec の他方の出力端 a2 には、導線 Lm を経て導かれるパルスが所定のリズムで現われる。送信器 DCF 77 から送信された時間情報の受信から出発すると、デコーダ Dec の出力端 a2 に現われるパルスはいわゆる分パルスであり、これは当該送信器の各送信分の終りに現われる。

デコーダ Dec の出力端 a2 に接続された導線

02

器 M2 は、別の制御入力 ec でもつて上記の導線 Lm と接続される。記憶器 M2 のこの制御入力 ec に導入されたパルスは、記憶器 M2 の記憶内容、即ちこの記憶器中に保有された時間情報を、確定された時間値例えば 1 分だけ高めるように作用する。

記憶器 M2 は出力側が多数の線を経て、比較器 Com の対応する数の個別入力を持つ入力端 ev2 と接続される。比較器 Com は制御入力端 em でもつて上記の線 Lm と接続される。比較器 Com のこの制御入力端 em は、比較器 Com が線 Lm 上に現われたパルスの立下りの出現により始めて、その入力端 ev1, ev2 に加わる時間情報に関し、比較操作を行い得るように設計される。

比較器 Com は 2 個の出力端 av1, av2 を有する。比較器 Com がその入力側にそれぞれ比較のために導入された時間情報の間の一致を確定したとき、比較器 Com は出力端 av1 から規定の出力信号 (2 値信号・H・) を送出的。この理

04

由から比較器Comの出力端av1に等記号が示してある。比較器Comがその入力側に比較のために導入された時間情報間の不等を確定したとき、出力端av2から規定の出力信号(2値信号"H")が送出される。その理由から比較器Comの出力端av2に不等記号が示してある。

比較器Comはその出力端av1でもつて論理回路Vs2の一方の入力と接続される。その他方の出力端av2でもつて論理回路Vs1の一方の入力端と接続される。比較器Comのそれぞれの出力端av1又はav2から規定の出力信号(2値信号"H")の送出より、論理回路Vs2又はVs1がその入力側に導入された時間情報の伝送に対し伝達可能にされる。

論理回路Vs2は出力側が多数の線を経て、第3記憶器M3の記憶器入力e3と接続される。この記憶器M3は後述のように、考察する回路装置に対して実際の時間情報を保有する。記憶器M3はこの場合制御入力端e3でもつて、計数器Cnt

05

しかしこの場合プログラム記憶器PROMが、それぞれ異なる交通信号プログラムを保有し、これを種々の時間に当該交通信号設備に対して展開させることが重要である。最も簡単な場合、プログラム記憶器PROMは、例えば休日交通信号プログラム及び平日交通信号プログラムを保有し、休日及び平日に存在する異なる交通条件を、所属の交通信号設備の範囲で考慮する。

次に図示実施例の作用を説明する。今記憶器M1、M2、M3中に最初時間情報が存在しないと仮定する。受信器Recにより時間情報を受信すると、この時間情報は記憶器M1中に記憶される。従つて同時に記憶器M2中の内容は確定された規定の時間値だけ高められる。記憶器M2中の記憶内容は最初零だったため、この記憶器M2中に増加のために予定された時間値のみが存在する。この時間値は線Lm上に現われたパルスの終りに比較器Com中で、記憶器M1に保有される時間情報と比較される。その際比較器Comは互に比

07

特開昭56-2100(5)

の出力端と接続され、この計数器の入力側は比較器Comの出力端av2に接続される。

記憶器M3は出力側が制御装置Conの一方の制御入力edに接続され、この入力交通信号設備における交通信号プログラムの展開を制御する。この交通設備の中の2個の信号器Sg1、Sg2のみが示され、その対応する制御信号は制御装置Conから導かれる。この信号器はそれぞれ例えば緑の信号ランプ(図で小丸中に垂直短線を入れて示す)及び赤の信号ランプ(図に小丸に横線を引いて示す)を持つことができる。制御装置Conは入力/出力端eamでもつてプログラム記憶器PROMと接続され、これはそれぞれ使用すべき交通信号プログラムを保有し、このプログラムは記憶器M3からそれぞれ導入された時間情報に応じて選択され、制御装置Con中で処理される。当該プログラムは、プログラム記憶器PROM中に固定的に記憶され、或はプログラム記憶器に多数の交通信号設備の上位のセンタから導入することができる。

06

較された信号間の不等を確かめるので、比較器は出力端av2から規定の出力信号"H"を送出する。この出力信号の出現は、論理回路Vs1を記憶器M1から送出された時間情報に対し導通可能にするように作用する。従つてこの時間情報は記憶器M2に達し、この記憶器は記憶器M1と同じ記憶内容を持つ。しかしこの時点に比較器Comは、記憶器M2の修正された記憶内容を記憶器M1の記憶内容と比較する作用をもちやしない。しかしデコーダDecの出力端a2から他のパルスが線Lmを経て送出されたときは、比較器Comは対応する比較を行う。このことは受信器Recが他の時間情報を受信した後、これをデコーダDecによつて復号された場合である。この場合線Lm上のパルスの出現は、今や存在する新しい時間情報が記憶器M1中に記憶されるように作用する。更に線Lm上に出現したパルスは、記憶器M2中になお保有される"古い"時間情報を確定された時間値だけ、例えば1分だけ高めるように作用す

08

記憶器 M 1, M 2 中の最後に考察した過程により、比較器 Com は今や比較した信号或は時間情報間の一致を確定する。その結果論理回路 V s 2 は伝達可能になり、これにより記憶器 M 1 中におお保有される「新規の」時間情報が、実際の時間情報として記憶器 M 3 中に記憶される。従つて交通信号設備の制御装置 Com に対し、プログラム記憶器 PROM から交通信号プログラムの選択及び処理のために必要な時間情報が使用される。その際この時間情報は確からしき試験に委ねられる。説明したように記憶器 M 1 中に記憶された時間情報は、それが先に受信され且つ記憶器 M 2 中に記憶された時間情報と、確定された関係にあるときのみ、実際の時間情報として記憶器 M 3 中に記憶される。

19

比較器 Com の出力端 av2 に接続された計数器 Cnt により、それぞれ互に比較される時間情報間の不等の出現が計数される。その際回路装置は、計数器 Cnt が規定の計数位置例えば 2 に達した際、誤り報告信号を送出し、これが例えば記憶器 M3 の阻止或は関係させられる。計数器 Cnt はリセット入力でもつて比較器 Com の出力端 av1 に接続することができる。

図示回路装置において上記説明した方法により、時間情報が正確でもあることに對する確からしさが存在する時間情報のみが、交通信号設備の制御装置 100 に対して準備されることを確実にする。このようにして、考察する回路装置中に現われる

21

なお、上述の回路装置の実現のため、マイクロプロセッサ或はマイクロコンピュータを使用することが出来る。

図は本発明の一実施例の接続図を示す。

(6118) 代理人 森田十 實村 深

